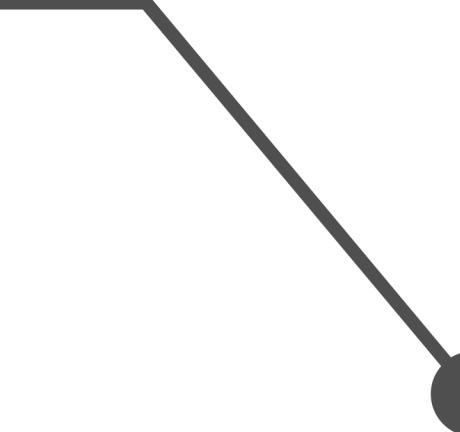


# 學習動機

台灣的IC製造的全球市場佔有率高達62%，而我們學校又剛好座落於台灣最大的科技中心「新竹科學園區」旁，因此使我們對這台灣引以為榮的產業產生了興趣，並開始了研究





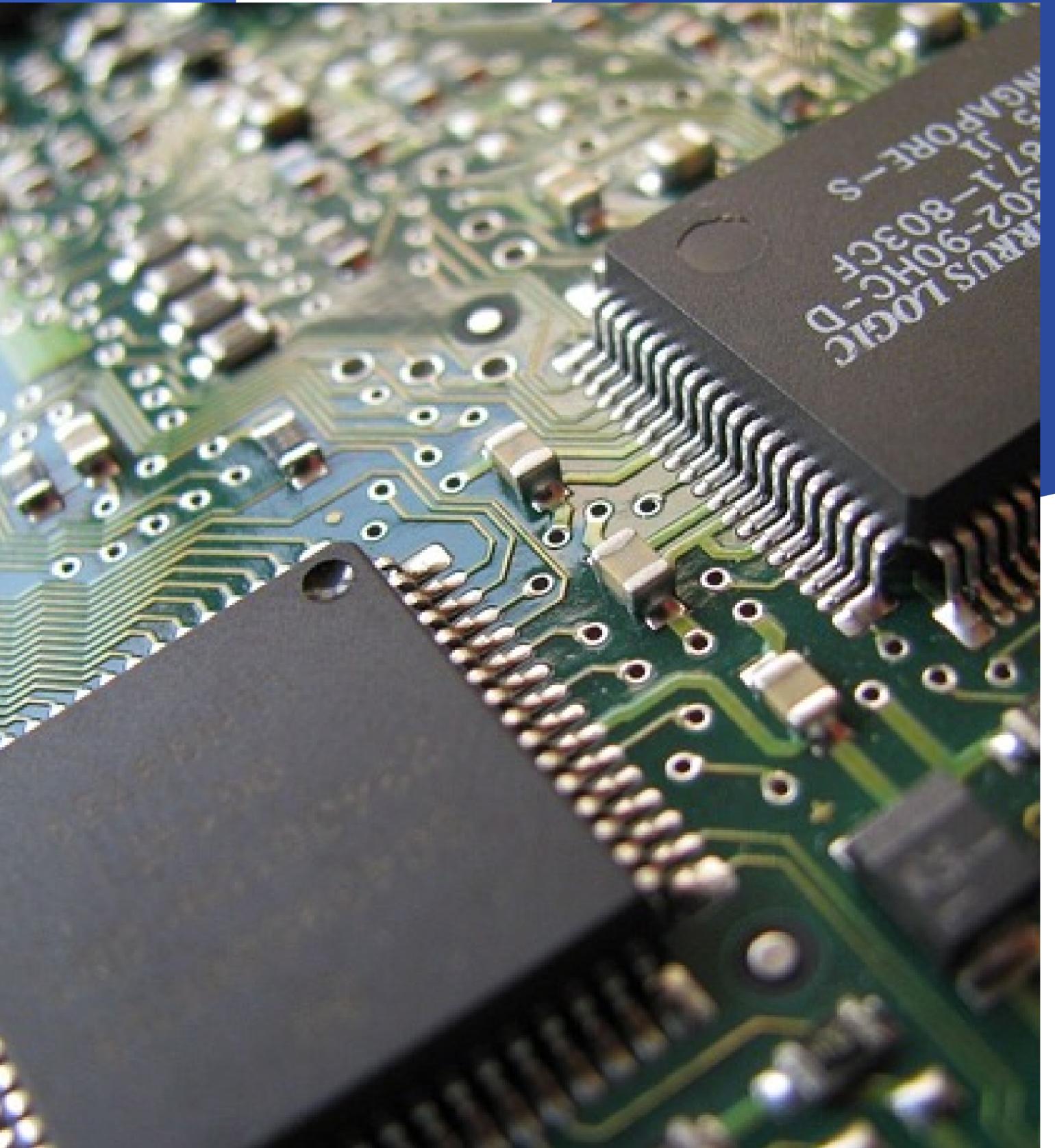
# **SEMI-CONDUCTOR**

# **從沙子到積體電路**

組員:朱宣承、洪珞慶、鄭博懋

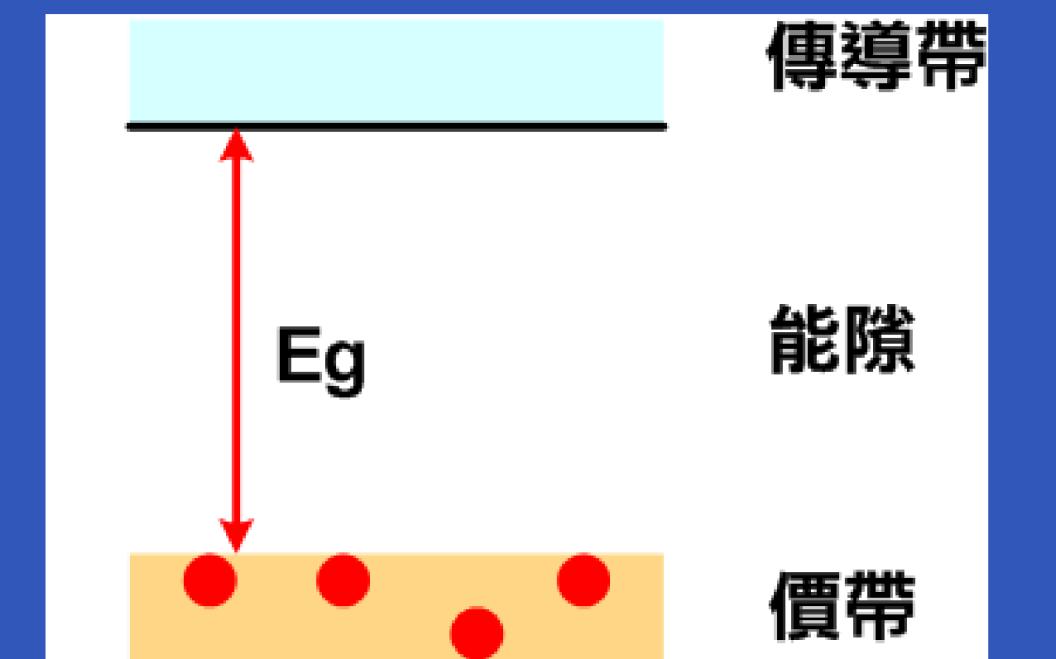
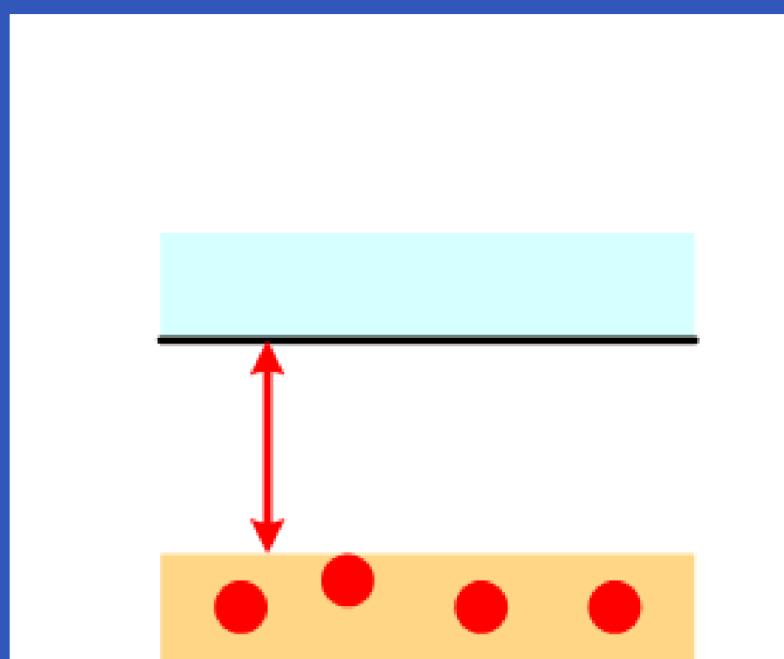
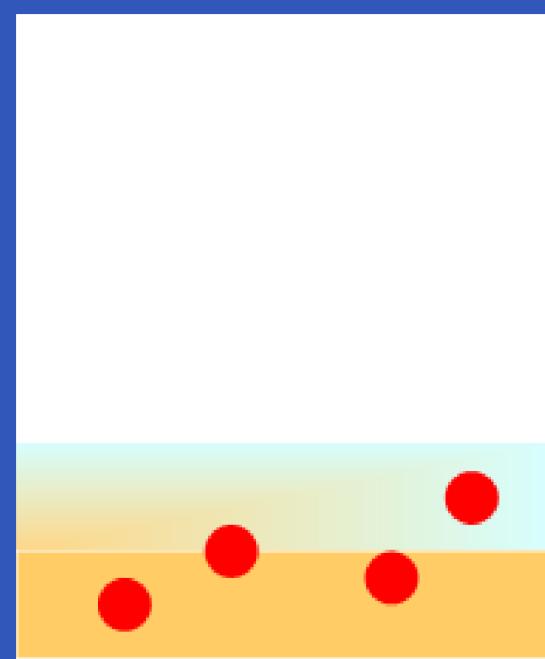
# 目錄

- 1.半導體的原理
- 2.常用的半導體類型
- 3.積體電路製造流程
- 4.晶圓製造
- 5.微影製程



# 金屬，半導體，絕緣體的特性

- 金屬的導電性取決於其價帶和傳導帶之間自由流動的電子
- 價帶和傳導帶之間的空隙越大，越難導電
- 價帶和傳導帶重疊的部分越大，導電性越強



導體的傳導帶和價帶  
重疊在一起的區域很大  
導電性很強

半導體的傳導帶和價帶之間的空隙  
介於金屬及絝緣體間  
可以藉由加熱或加電壓來讓他導電

絝緣體的傳導帶和價帶之間的  
空隙很大  
沒有導電性

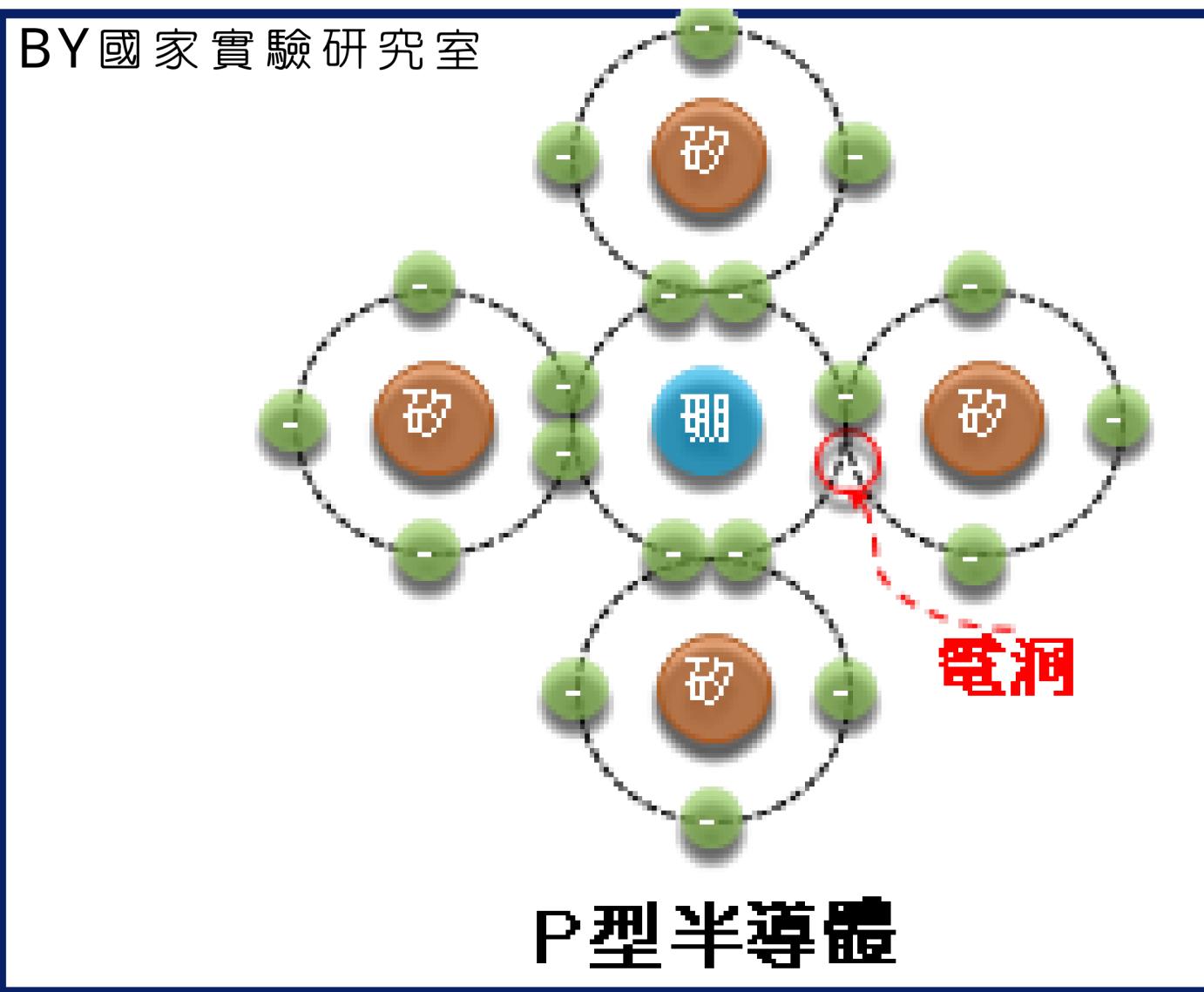
# 摻雜元素

◆ 半導體材料中摻雜三價元素  
少一個電子形成電洞  
成為P型半導體(電洞型半導體)

◆ 半導體材料中摻雜五價元素  
多一個電子成為自由電子  
成為N型半導體(電子型半導體)

		族 →	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18
↓ 週期																				
1	1 H 氢																	2 He 氦		
2	3 Li 鋰	4 Be 鈹													5 B 硼	6 C 碳	7 N 氮	8 O 氧	9 F 氟	10 Ne 氖
3	11 Na 鉀	12 Mg 鈕													13 Al 鋁	14 Si 砂	15 P 磷	16 S 硫	17 Cl 氯	18 Ar 氙
4	19 K 鉀	20 Ca 鈣	21 Sc 鈦	22 Ti 鈦	23 V 鈦	24 Cr 鈶	25 Mn 鈴	26 Fe 鐵	27 Co 鈷	28 Ni 鈷	29 Cu 銅	30 Zn 鋅	31 Ga 鎗	32 Ge 鑑	33 As 砷	34 Se 硒	35 Br 溴	36 Kr 氪		
5	37 Rb 鉀	38 Sr 鈦	39 Y 鈦	40 Zr 鈦	41 Nb 鈦	42 Mo 鈦	43 Tc 鈦	44 Ru 鈦	45 Rh 鈦	46 Pd 鈦	47 Ag 銀	48 Cd 鋅	49 In 銦	50 Sn 錫	51 Sb 鋆	52 Te 碲	53 I 碘	54 Xe 氙		
6	55 Cs 鉀	56 Ba 鈦	鈦系	72 Hf 鈦	73 Ta 鈦	74 W 鈦	75 Re 鈦	76 Os 鈦	77 Ir 鈦	78 Pt 鈷	79 Au 銅	80 Hg 條	81 Tl 銀	82 Pb 鋅	83 Bi 鋆	84 Po 鈔	85 At 鈔	86 Rn 氙		
7	87 Fr 鉀	88 Ra 鈦	鈦系	104 Rf 鈦	105 Db 鈦	106 Sg 鈦	107 Bh 鈦	108 Hs 鈦	109 Mt 鈦	110 Ds 鈦	111 Pg 鈦	112 Cn 鈦	113 Nh 鈦	114 Fl 鈦	115 Mc 鈦	116 Lv 鈦	117 Ts 鈦	118 Og 鈦		
		鈨系元素	57 La 鈨	58 Ce 鈨	59 Pr 鈨	60 Nd 鈨	61 Pm 鈨	62 Sm 鈨	63 Eu 鈨	64 Gd 鈨	65 Tb 鈨	66 Dy 鈨	67 Ho 鈨	68 Er 鈨	69 Tm 鈨	70 Yb 鈨	71 Lu 鈨			
		銅系元素	89 Ac 銅	90 Th 鈨	91 Pa 銅	92 U 鈨	93 Np 銅	94 Pu 鈨	95 Am 鈨	96 Cm 銅	97 Bk 鈨	98 Cf 鈨	99 Es 銅	100 Fm 鈨	101 Md 銅	102 No 鈨	103 Lr 銅			

# P型半導體

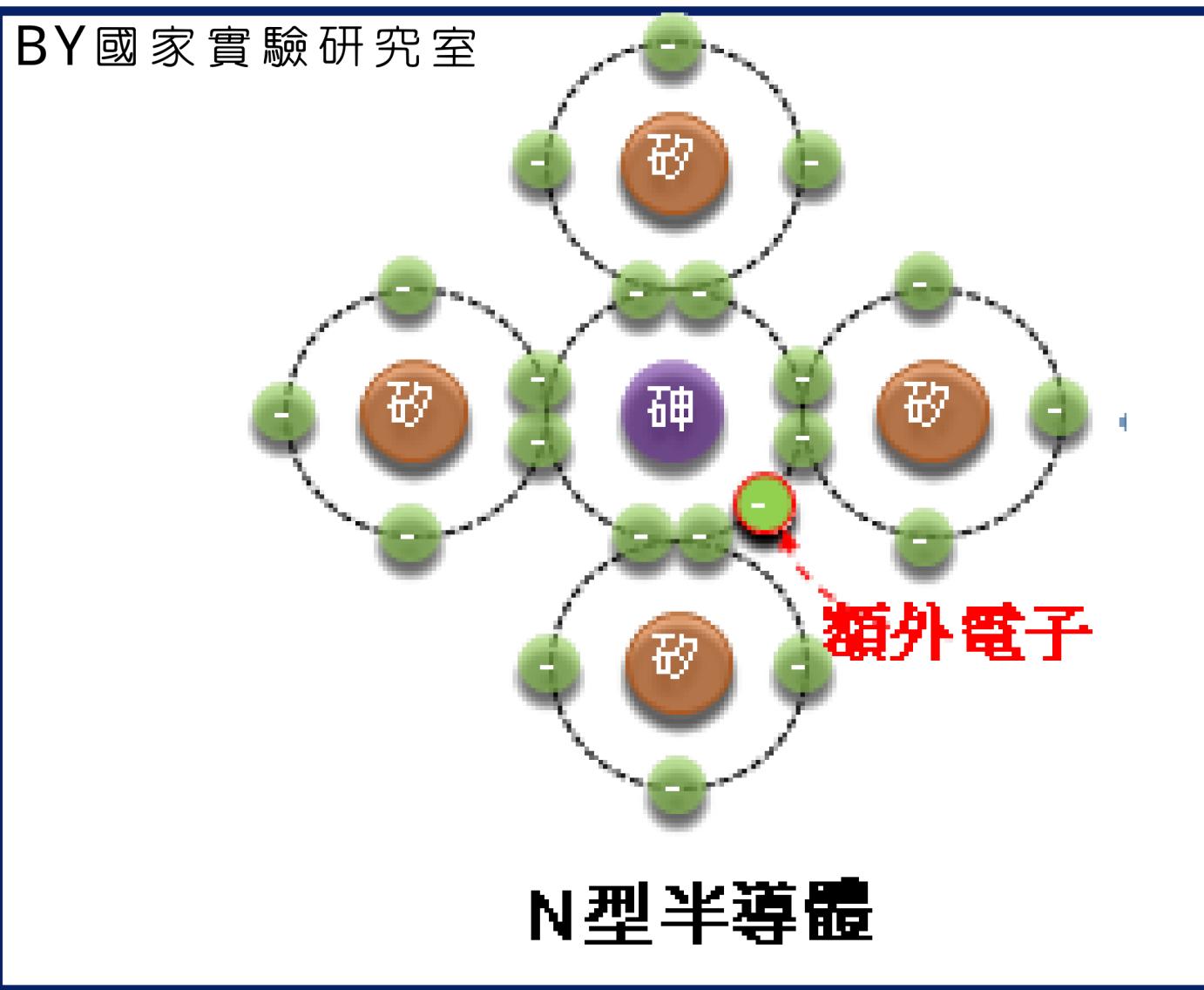


三價元素（以硼為例）會和半導體作用，硼原子的三個外層電子與周圍的半導體原子形成共價鍵的時候，會產生一個「電洞」，這個電洞可能吸引束縛電子來「填充」

形成P型半導體

常用硼、鋁、鎵、銦

# N型半導體



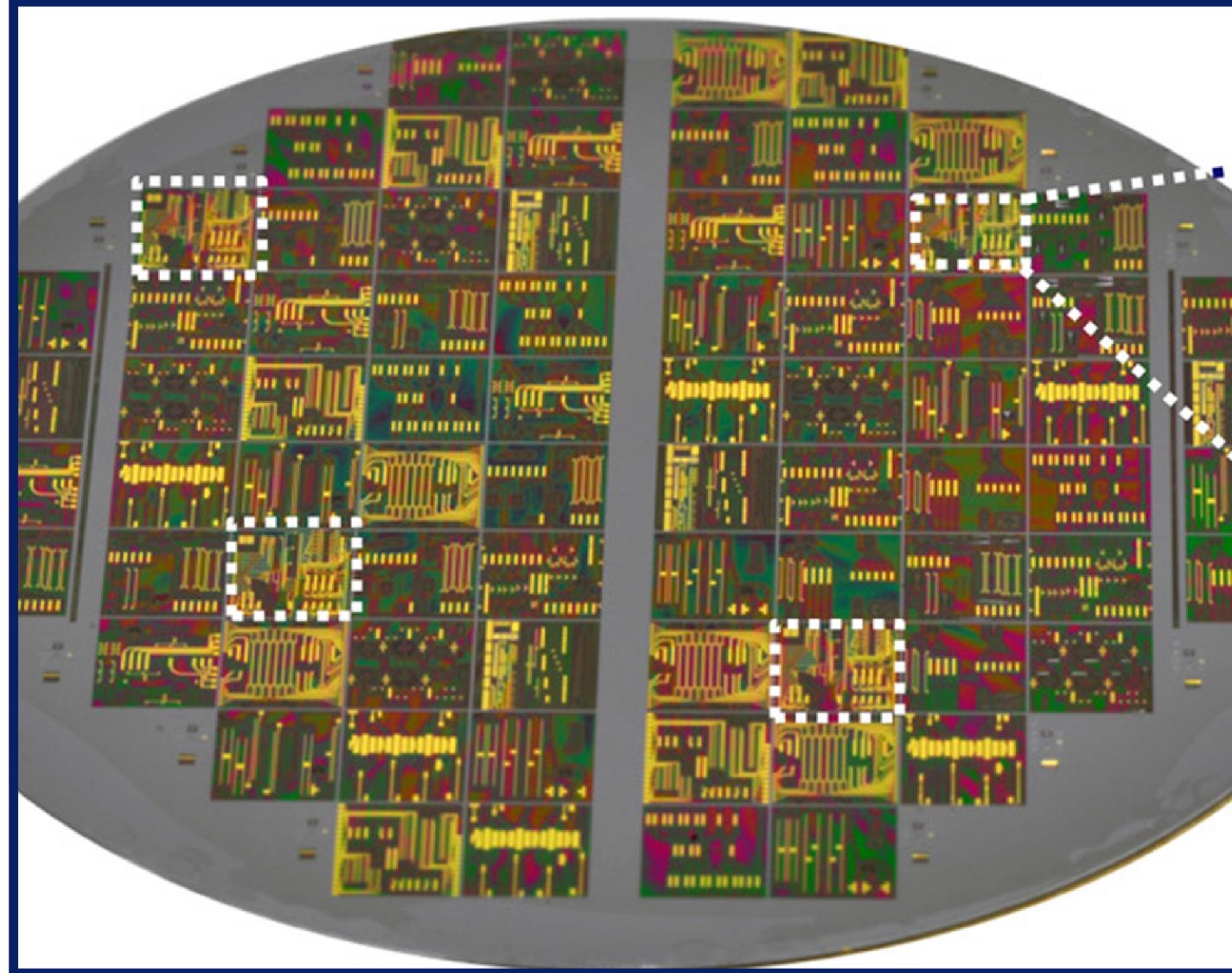
五價元素（以磷為例）會和半導體作用，磷原子的五個外層電子中的四個與周圍的半導體原子形成共價鍵，多出的一個電子幾乎不受束縛，易成為自由電子

形成N型半導體

常用 磷、鎢、砷

# 甚麼是積體電路

BY 國立台灣大學科學研究發展中心



## 積體電路(縮寫作 IC )

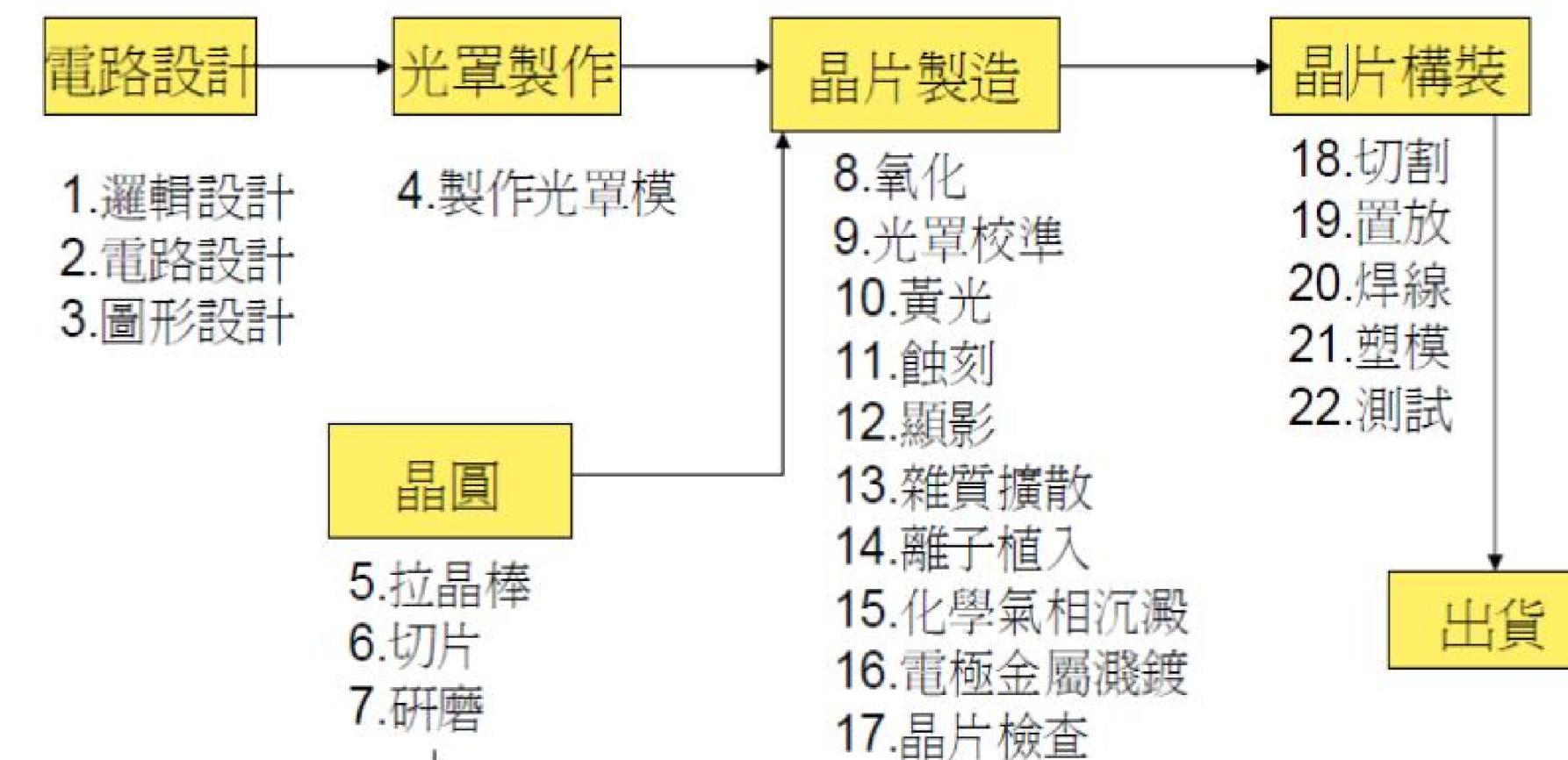
在電子學中是一種將電路集中製造在晶圓表面上的小型化方式

積體電路可以把很大數量的微電晶體整合到一個小晶片，是一個巨大的進步。積體電路可以有效地加強規模生產能力

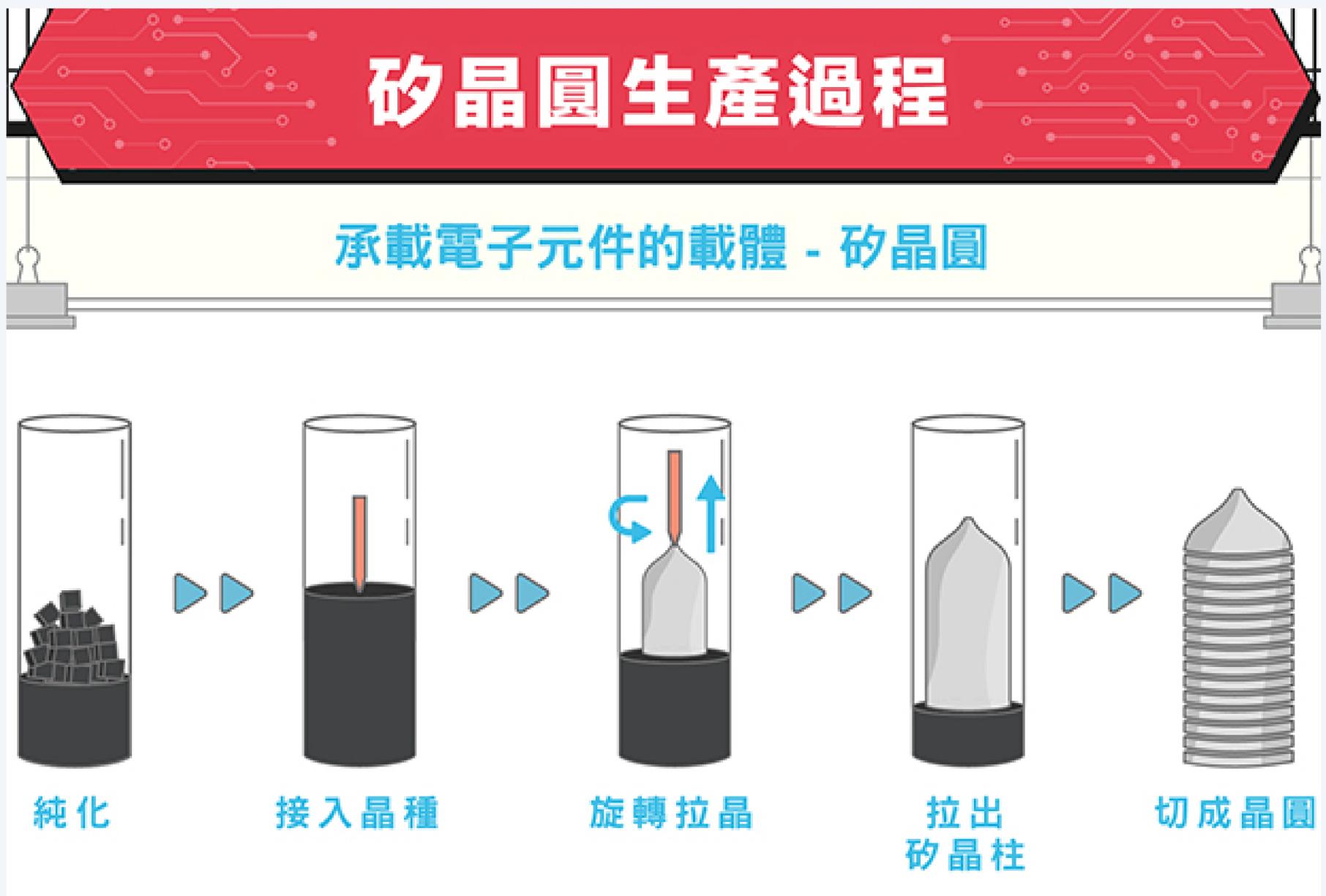
# 積體電路的製造

## 積體電路製造流程

電路設計→晶圓→光罩製作→晶片製造→晶片封裝



# 晶圓製造



半導體晶體圓形片的簡稱

由於其形狀為圓形，故稱為晶圓

最常見的是矽晶圓

晶圓是最常用的半導體材料

按其直徑分為3英寸、4英寸、5英寸、6英寸、8英寸等規格

# 晶圓製造STEP1

## 提煉高純度矽

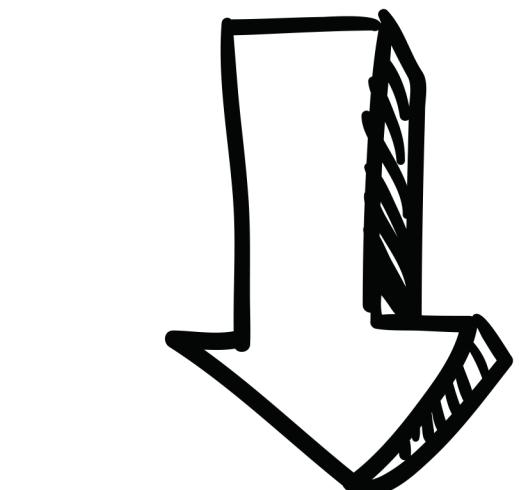
1

把含有大量二氧化矽(SIO<sub>2</sub>)的沙子  
透過一連串化學反應提煉成純度為  
99.99999999%以上的矽(SI)



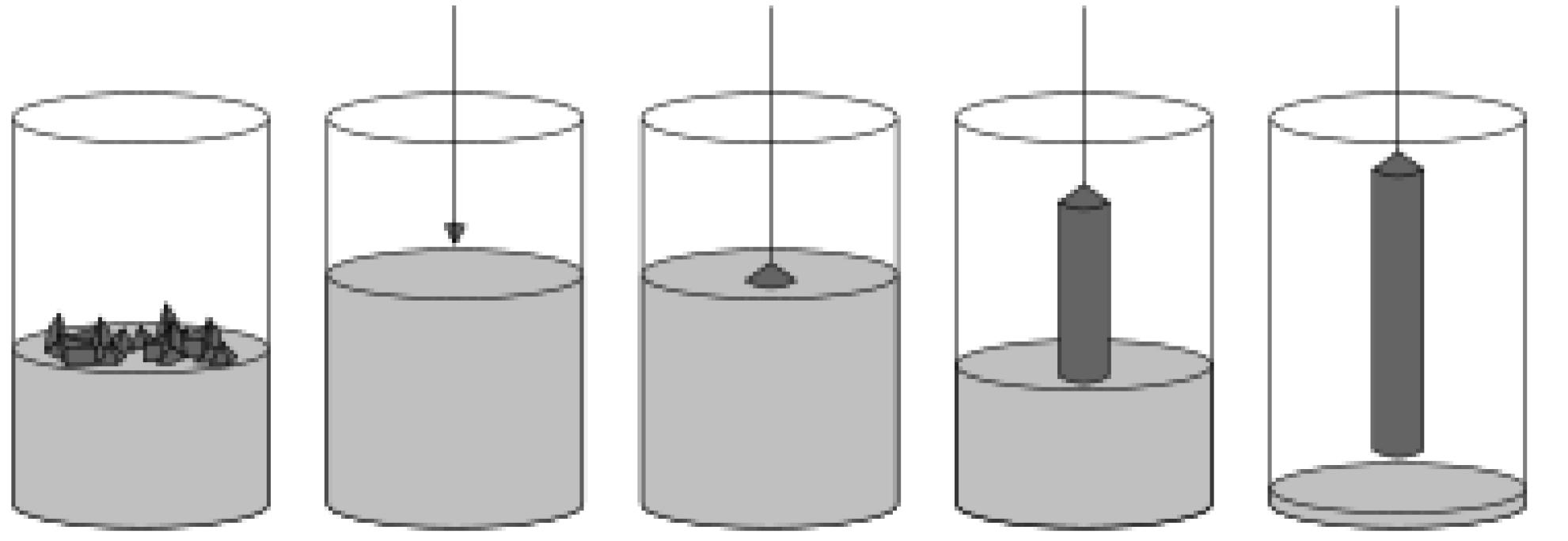
2

雖然已接近純矽(SI)，但現在的矽  
(SI)還是**多晶矽**，無法直接用來做  
晶圓



# 晶圓製造STEP2

## 單晶矽生長



Melting of  
polysilicon,  
doping

Introduction  
of the seed  
crystal

Beginning of  
the crystal  
growth

Crystal  
pulling

Formed crystal  
with a residue  
of melted silicon

圖片來源:[HTTPS://ZH.WIKIPEDIA.ORG/](https://zh.wikipedia.org/)

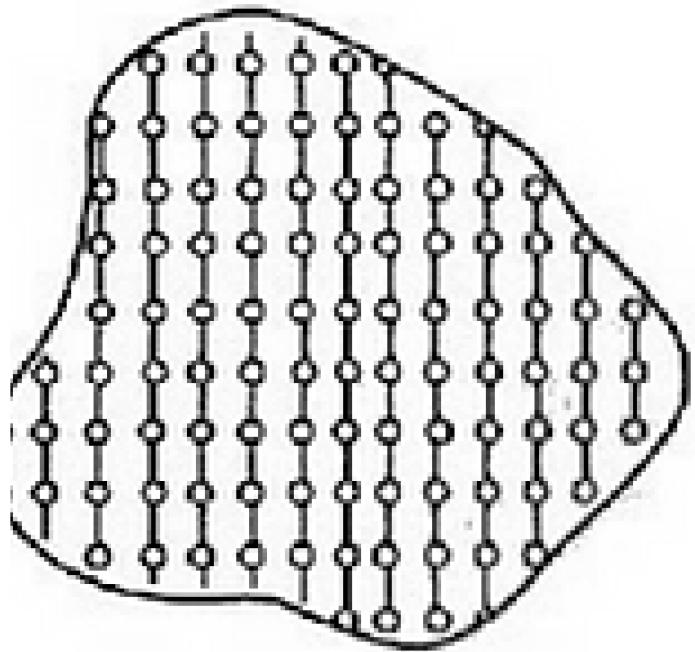
矽晶棒製程

把多晶矽丟入坩鍋中融化，接著把一小塊單晶矽做成的**晶種**用棒子伸入鍋中，再向上拉升，整個過程棒子都會帶動晶種一起旋轉。鍋中融化的矽會在晶種上凝固成一根圓柱這根圓柱叫做**矽晶棒**，而它的構造是**單晶矽**

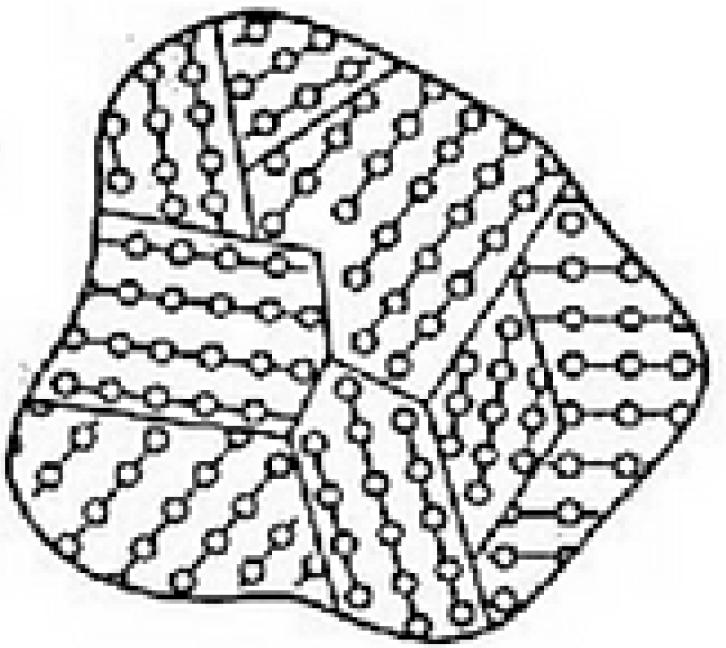
晶種的旋轉速度和拉升速度都有很深的學問。拉升速度越慢，矽晶棒就會越粗，越粗的矽晶棒就能做出越大的晶圓

經過上述製程冷卻後的矽晶棒呈銀色

# 單晶矽V.S.多晶矽



單晶矽



多晶矽

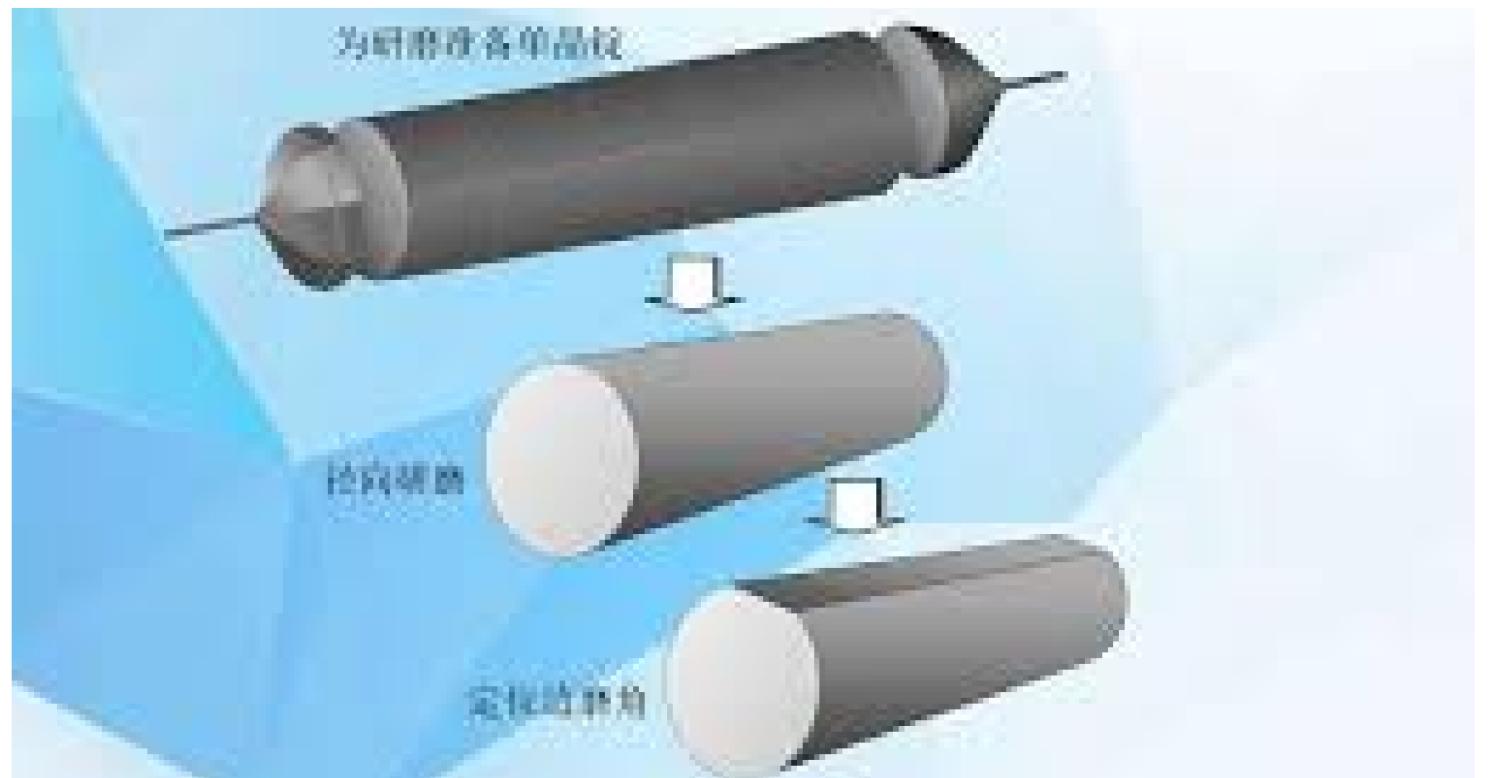
圖片來源:[HTTPS://WWW.MACSYSSD.COM/WAFER-FABRICATION](https://WWW.MACSYSSD.COM/WAFER-FABRICATION)

單晶矽中的原子都整齊地朝同個方向排隊，整塊材料只有一個晶粒

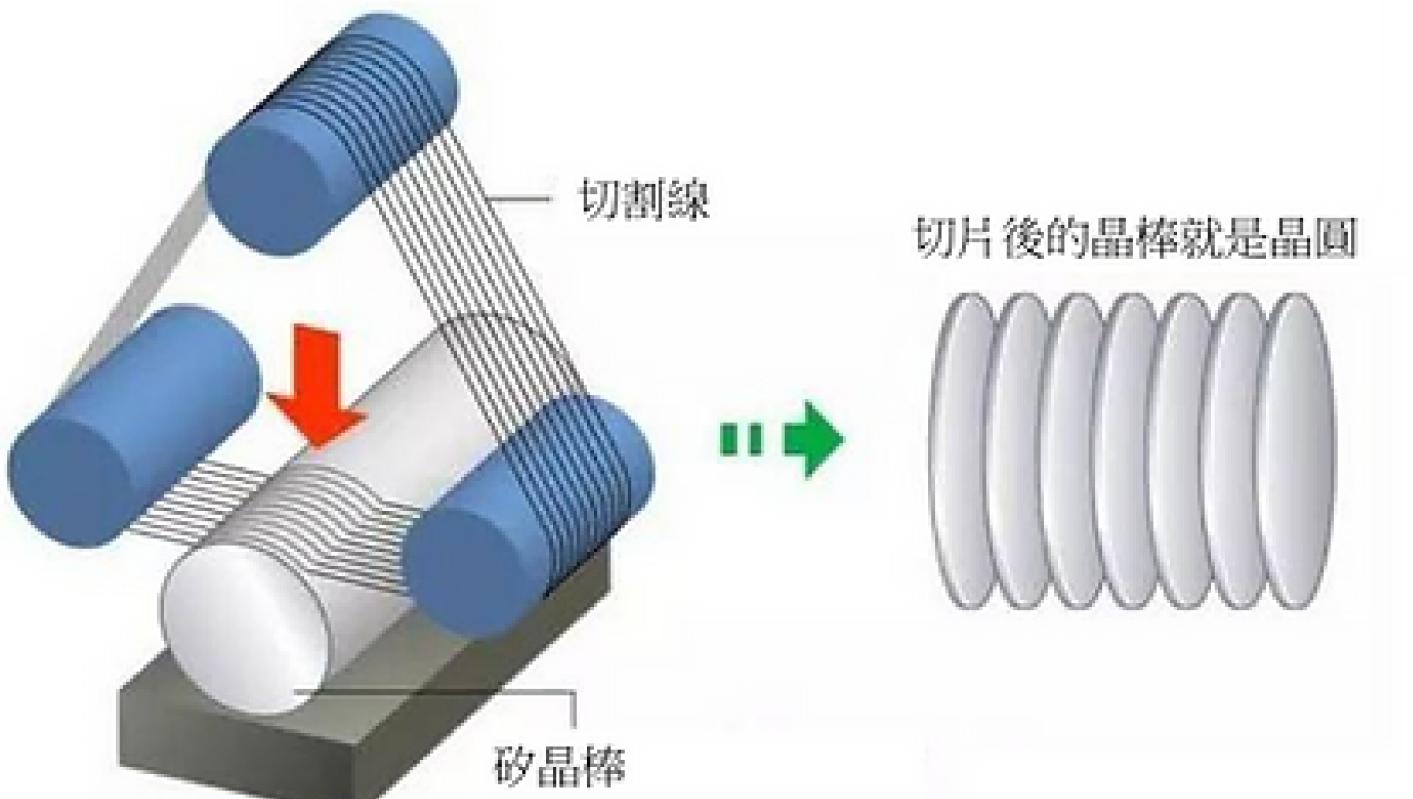
多晶矽就好像許多勢力爭搶地盤的樣子，晶體排列不一，亂糟糟的

# 晶圓製造STEP3

## 矽晶棒外型處理



圖片來源:<HTTPS://KKNEWS.CC/HOME/6QXYRVQ.HTML>



圖片來源:<HTTPS://WWW.MACSYSSD.COM/WAFER-FABRICATION>

用切割機把矽晶棒去掉頭尾，接著用鑽石磨輪把它研磨到想要的尺寸並研磨出一道平邊或V型槽

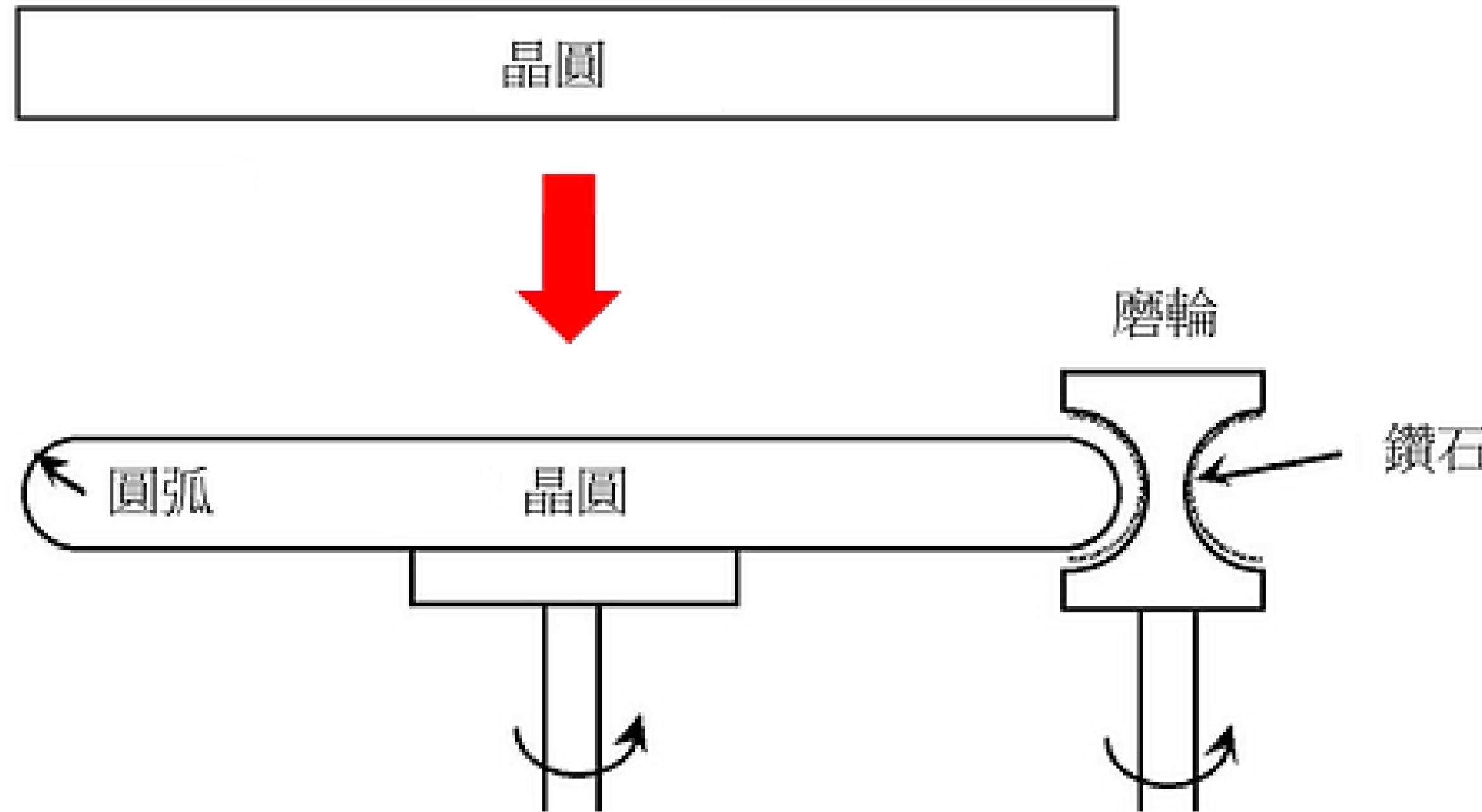
此平邊或V型槽是用來作為矽結晶方向的記號

用許多鍍上鑽石粉的線一口氣把晶棒切成很多片晶圓

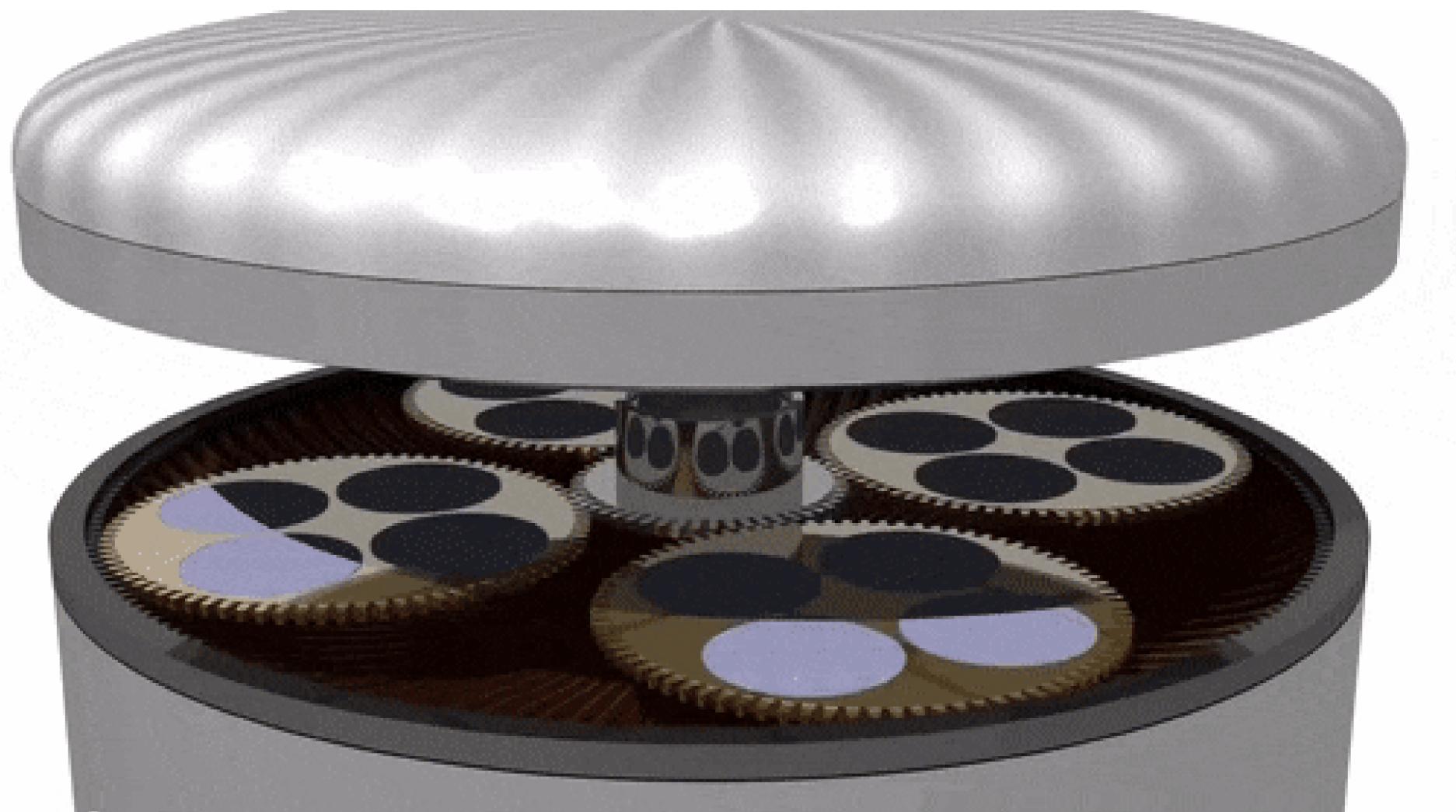
# 晶圓製造STEP4

## 晶圓圓邊

為避免晶圓邊角被碰碎，把它磨成圓弧



# 晶圓製造STEP5



圖片來源:[HTTPS://WWW.MACSAVSSD.COM/WAFER-FABRICATION](https://www.macsayssd.com/wafer-fabrication)

## 晶圓研光與蝕刻

晶圓經過前面的粗暴研磨、切割和圓邊，表面已經傷痕累累，這時就要把受傷的表面以「研光(Lapping)」去除

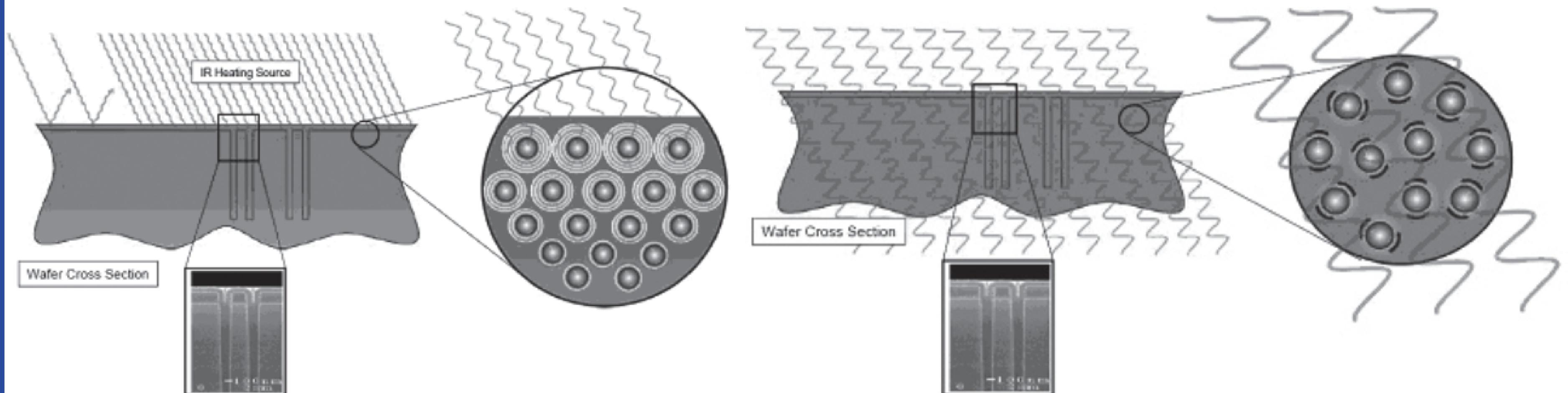
研光時，上面的轉盤會加壓蓋在晶圓上，並且加入研磨液。研磨液中含有很多肉眼看不到的堅硬小顆粒，會把晶圓磨得光光亮亮

用化學蝕刻液更徹底地把損傷的晶圓表面去除

# 晶圓製造STEP6

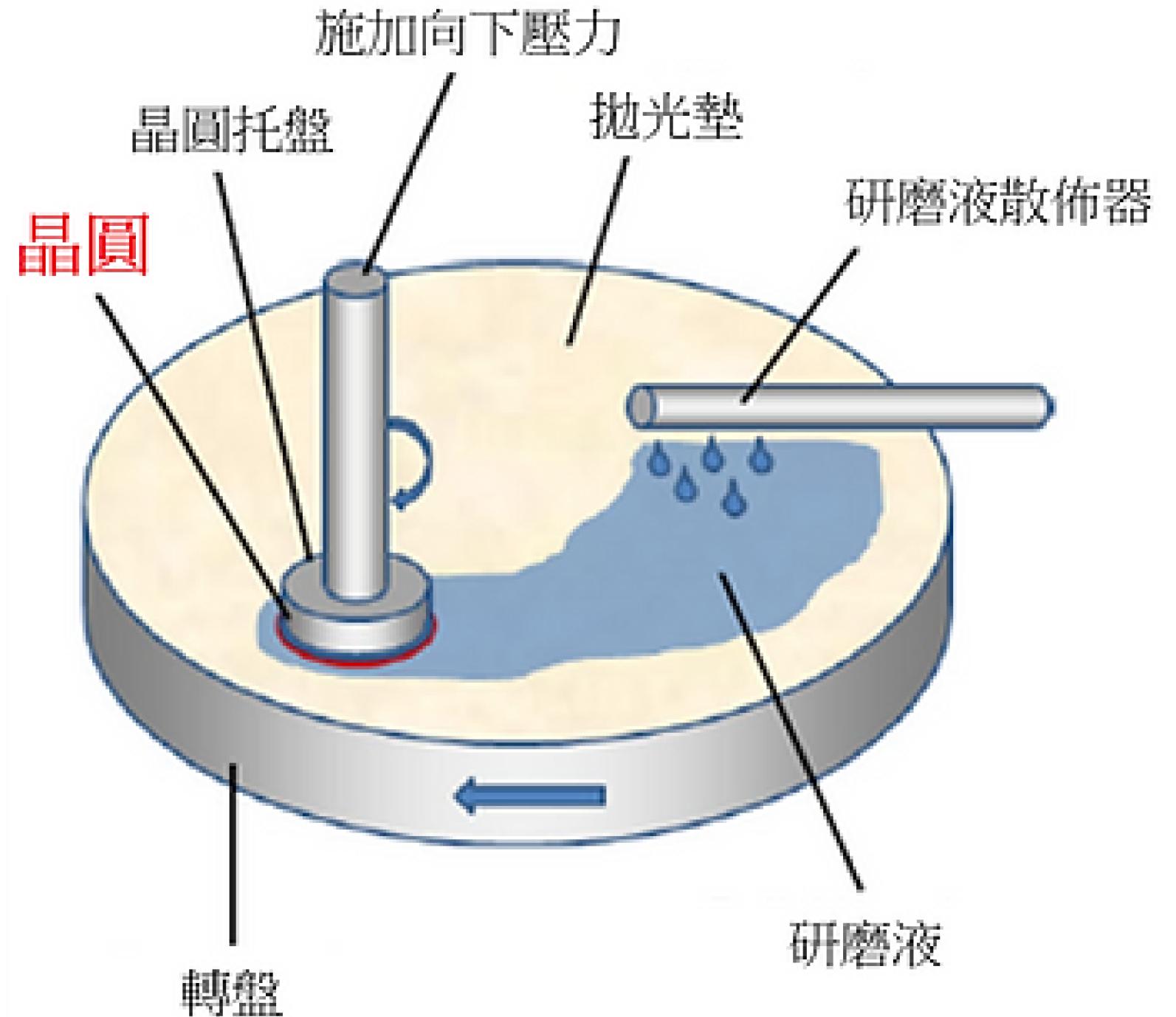
## 晶圓退火

儘管經過研光和蝕刻，晶圓內還是有部分原子很調皮，沒有按照單晶的方向排好。要解決這個問題，可以把晶圓加溫，讓原子好好排隊，這個過程就叫退火



# 晶圓製造STEP7

## 晶圓拋光



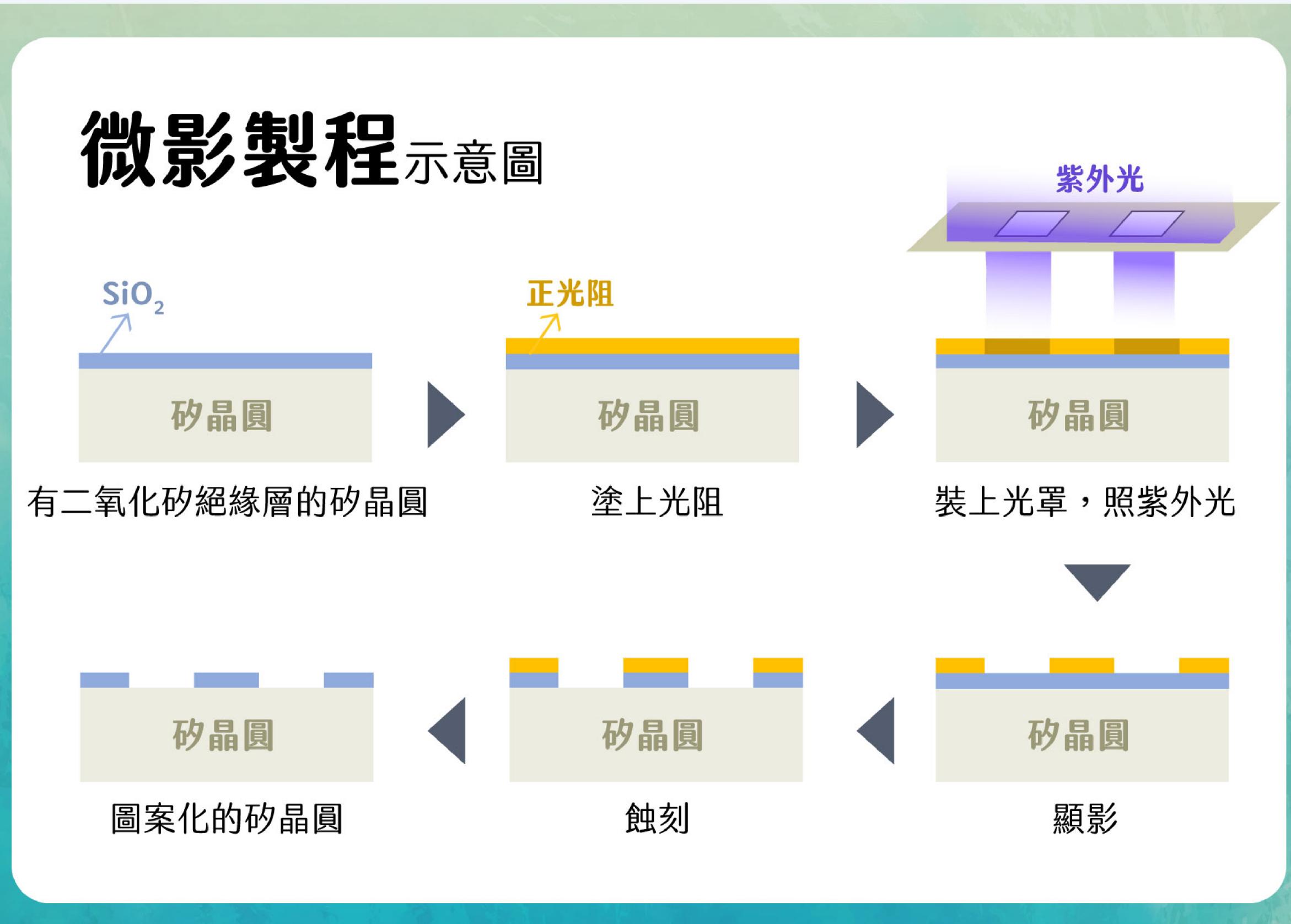
圖片來源:<HTTPS://WWW.MAC SAY SSD.COM/WAFER-FABRICATION>

把晶圓拋光，追求極致的平坦光滑，才能讓後續製程順利在晶圓上刻出細微的電路。拋光過程中，晶圓會被按在旋轉的拋光墊上，讓研磨液中的極微顆粒與腐蝕液撫平一切。

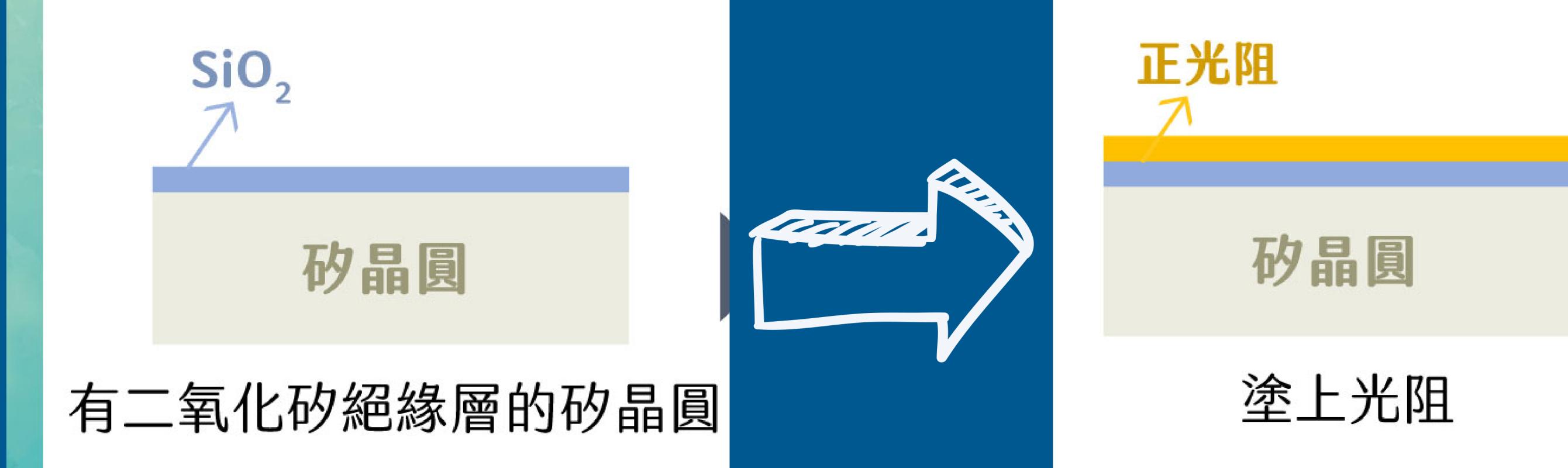
完成這個步驟後，就是最基礎的晶圓啦，不過這個晶圓上面還沒有任何電路喔

# 微影製程

# 微影製程示意圖



# 薄膜和光阻



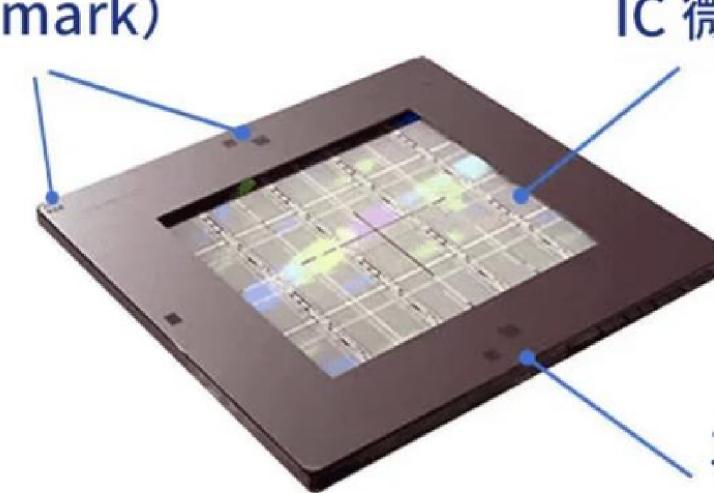
1. 首先，在矽基板上布置一層僅數奈米厚的金屬層(薄膜)
2. 薄膜材料是指厚度介於單原子到幾毫米間的薄金屬或有機物層

1. 光阻劑，亦稱為光阻或光阻劑
2. 是指經過紫外光、深紫外光、電子束、離子束、X射線等光照或輻射後，溶解度發生變化的耐蝕刻薄膜材料

# 黃光製程

使用特定波長的光隔著光罩對光阻進行照射，將光罩上的圖形轉移到晶圓上

各种对准标志  
(align mark)

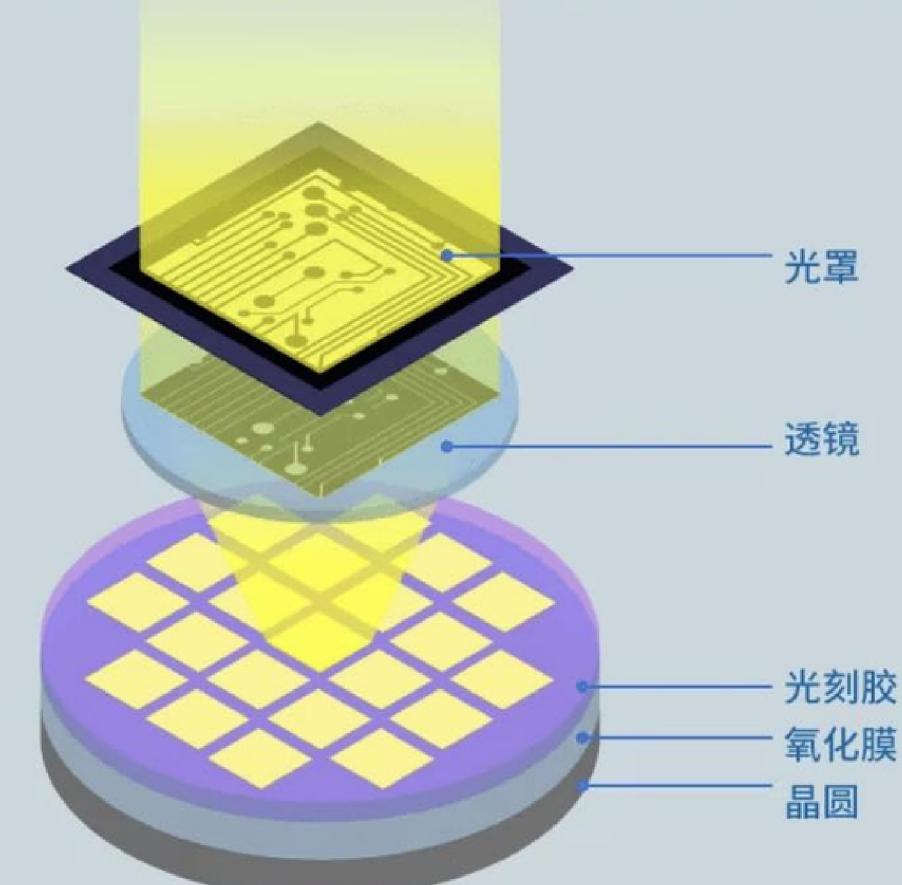


IC 微电路

石英玻璃板  
(Quartz Glass)

▲ 光罩(Photo Mask)

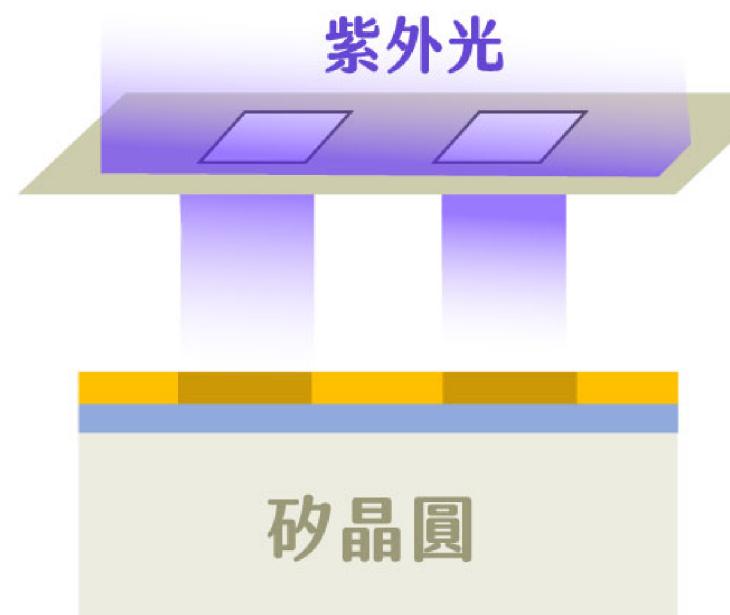
通过光线在晶圆上绘制电路的曝光



# 顯影

光阻劑在曝光後  
可以被特定溶液  
( 顯影液 ) 溶解

溶解掉被照射的  
區域後，光罩上  
的圖形就呈現在  
光阻上



裝上光罩，照紫外光



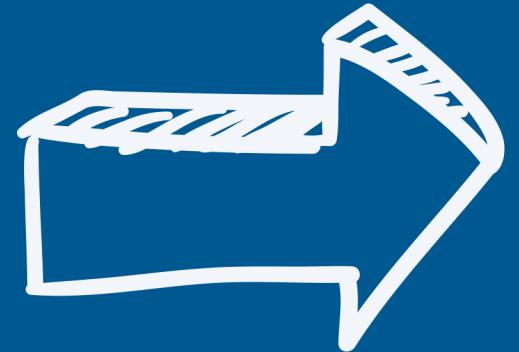
顯影

# 蝕刻

用液體或是電漿，將沒有受到光阻保護的部分蝕刻



蝕刻



圖案化的矽晶圓

# 摻雜元素的方法

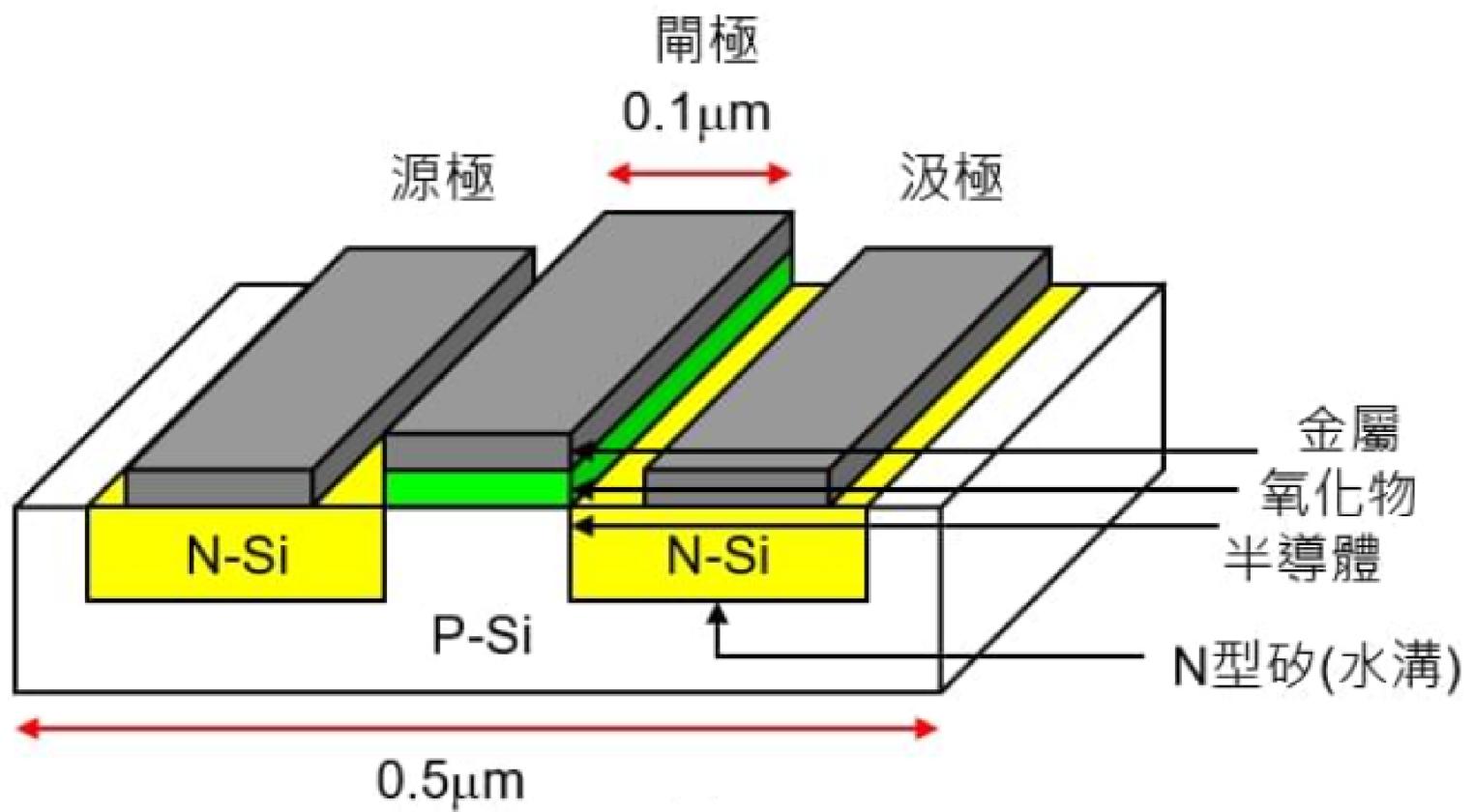
## 擴散

- 利用高溫，使物質由高濃度地區轉移到低濃度地區
- 半導體內之擴散必須具備兩項要件：
  - 1.濃度呈現梯度
  - 2.溫度必須高到足以使離子移動

## 離子植入

- 離子植入是除了擴散之外的另一種摻雜技術。
- 此種技術係利用離子佈植機，藉由能量的提昇，將雜質以離子的形式，植入半導體內。
- 此種技術可精確的控制雜質的量，所以為目前被廣泛採用者。

# MOSFET



全名:金屬氧化物半導體場效電晶體

為晶圓上電路上控制電源電子的結構

由二進位控制

依照不同的導電特性與通道的差異，  
可分為 NMOS 、 PMOS 、 CMOS  
三種(右圖為NMOS)

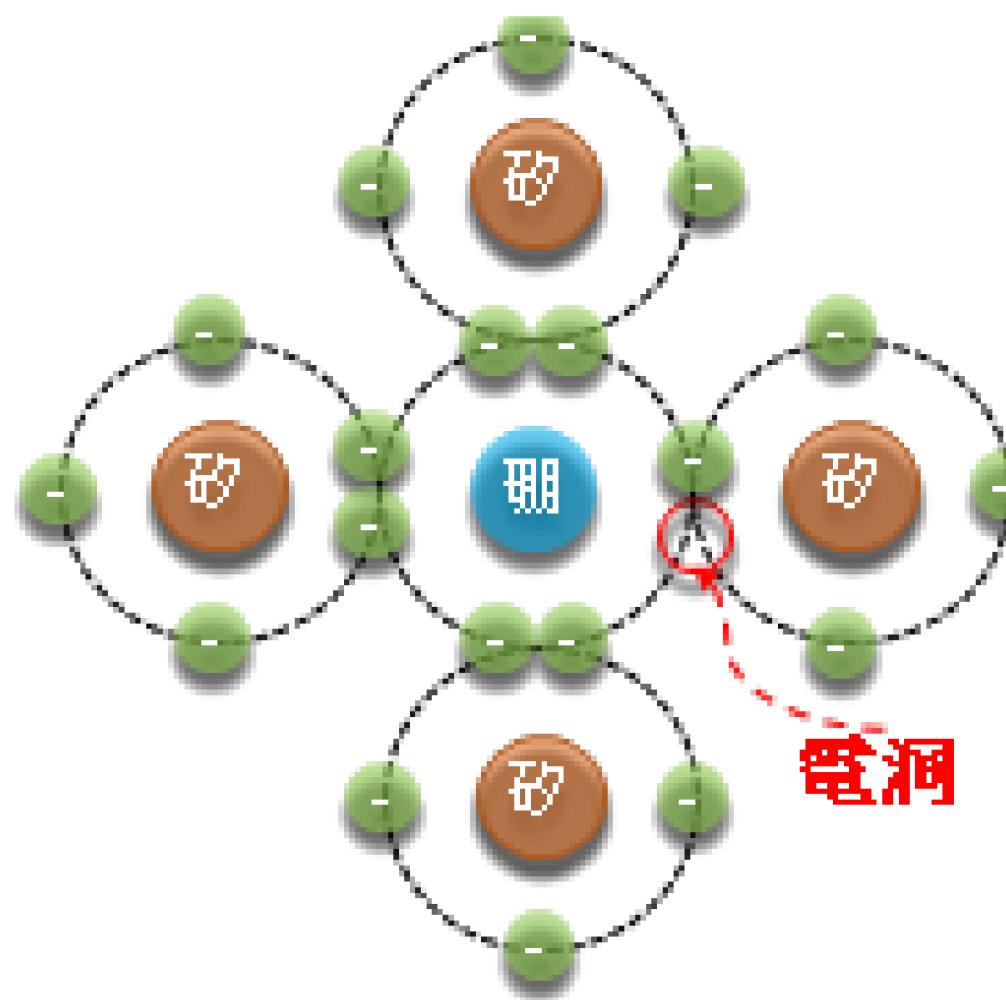
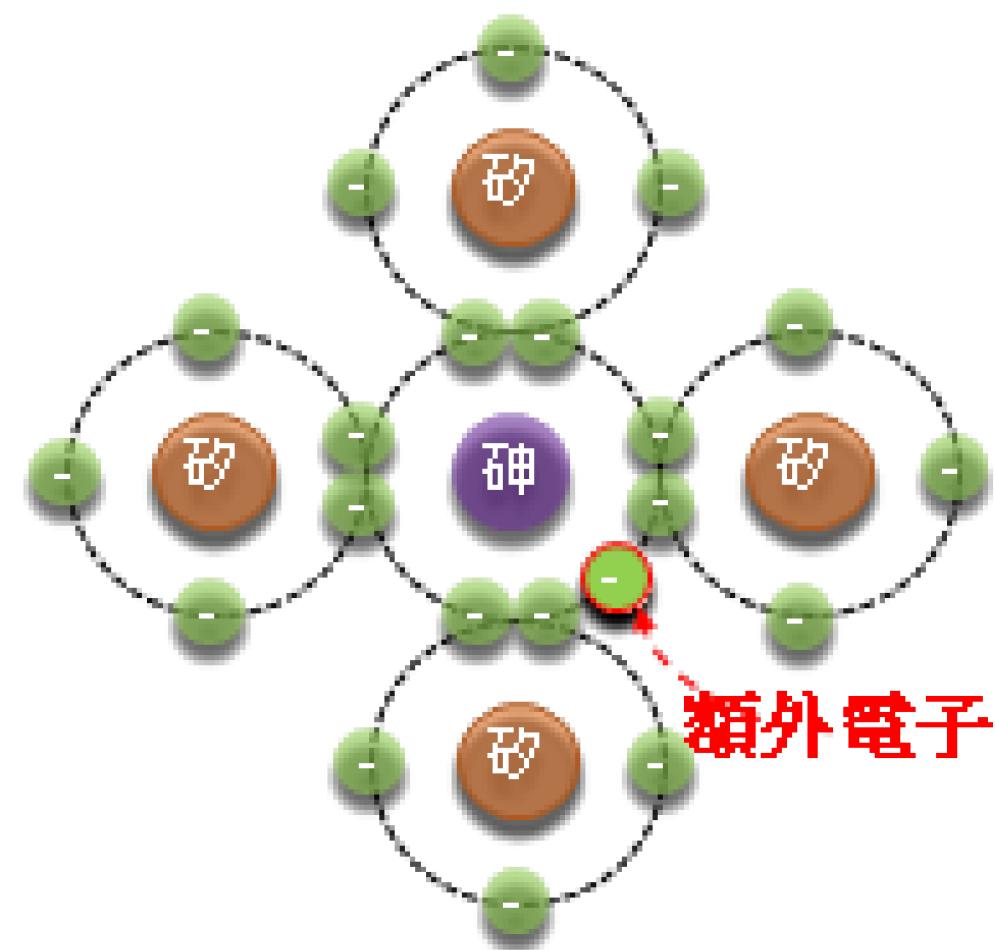


無處不在的積體電路

Design and specifications subject to change.

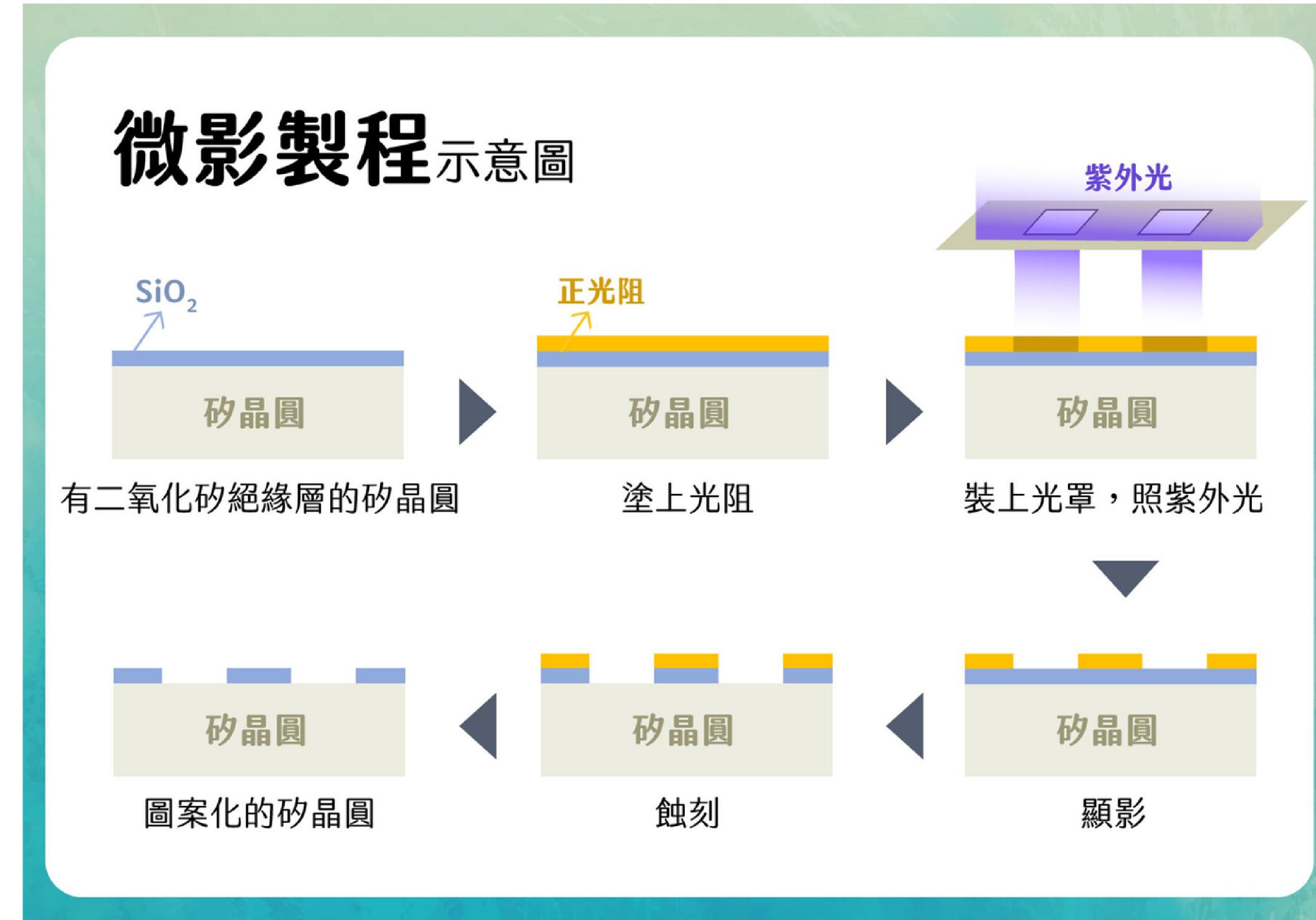
## 問題一：

下列的圖哪個是N型半導體 哪個是P型半導體



## 問題二：

「薄膜」是出現在下列哪個步驟



# 參考資料

半導體能隙介紹

[HTTPS://ZH.WIKIPEDIA.ORG/ZH-TW/%E5%8D%8A%E5%AF%BC%E4%BD%93](https://zh.wikipedia.org/zh-tw/%E5%8D%8A%E5%AF%BC%E4%BD%93)

P行半導體，N型半導體

[HTTPS://WWW.NARLABS.ORG.TW/XSCIENCE/CONT?  
XSMSID=0I148638629329404252&QCATT=0I164512522332344267&SID=0J123382852944198982](https://www.narlabs.org.tw/xscience/cont?xsmsid=0i148638629329404252&qcatt=0i164512522332344267&sid=0j123382852944198982)

積體電路

[HTTPS://CASE.NTU.EDU.TW/BLOG/?TAG=%E7%A9%8D%E9%AB%94%E9%9B%BB%E8%B7%AF](https://case.ntu.edu.tw/blog/?tag=%E7%A9%8D%E9%AB%94%E9%9B%BB%E8%B7%AF)

微影製程

[HTTPS://SCITECHVISTA.NAT.GOV.TW/ARTICLE/C00003/DETAIL?ID=BA7D1350-814B-409A-8FDE-3E1B20D9CD6D](https://scitechvista.nat.gov.tw/article/c00003/detail?id=ba7d1350-814b-409a-8fde-3e1b20d9cd6d)

黃光制程

[HTTPS://SEMICONDUCTOR.SAMSUNG.COM/CN/SUPPORT/TOOLS-RESOURCES/FABRICATION-PROCESS/EIGHT-ESSENTIAL-  
SEMICONDUCTOR-FABRICATION-PROCESSES-PART-3-PHOTOLITHOGRAPHY-LAYING-THE-BLUEPRINT/](https://semiconductor.samsung.com/cn/support/tools-resources/fabrication-process/eight-essential-semiconductor-fabrication-processes-part-3-photolithography-laying-the-blueprint/)

離子制程/擴散

[HTTP://HOMEPAGE.NTU.EDU.TW/~NLW001/HANDOUTS/SEMI-TK/TKCHAP8-%E9%9B%A2%E5%AD%90%E4%BD%88%E6%A4%8D.PDF](http://homepage.ntu.edu.tw/~nlw001/handouts/semi-tk/tkchap8-%E9%9B%A2%E5%AD%90%E4%BD%88%E6%A4%8D.PDF)